

JW15158AS/B

High Frequency QR SSR Flyback Controller

Confidential, NDA Restricted

2022.12

JoulWatt Confidential. All Rights Reserved.

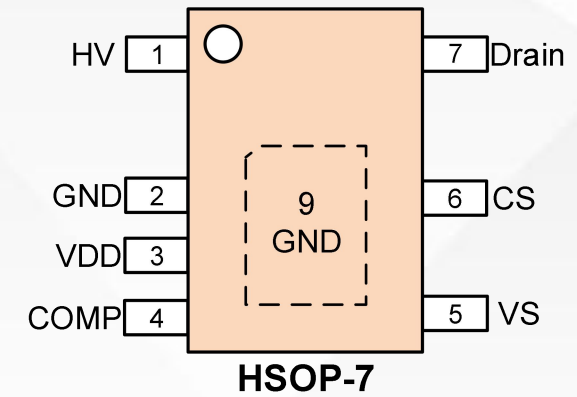
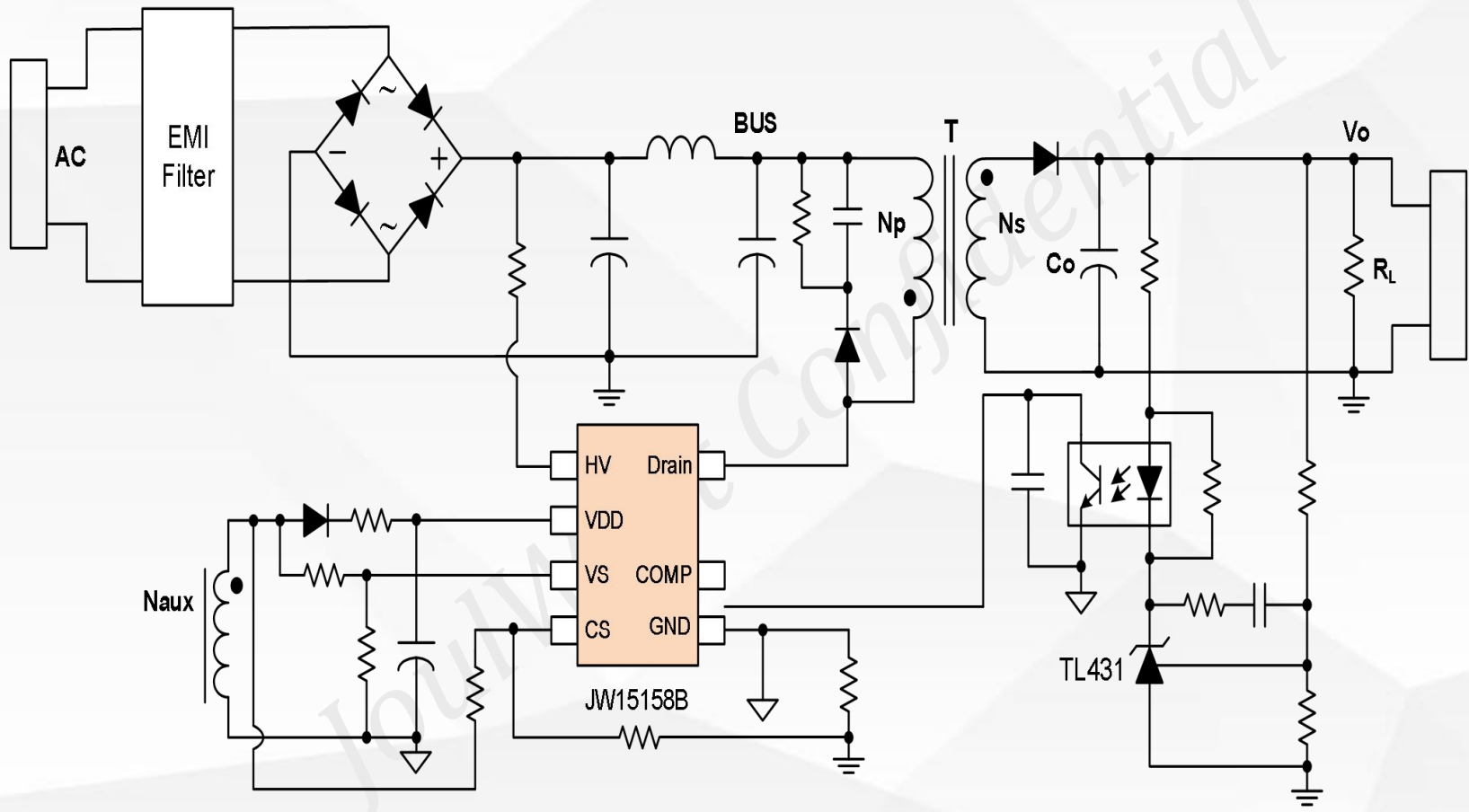


Agenda

- JW15158AS/B Introduction**
- Key Features
- Application Note

JW15158AS/B -- QR SSR GaN Flyback Converter

Typical Application



JW15158AS/B -- QR SSR GaN Flyback Converter

Key Features

- HV Startup (700V)
- Wide VDD Range up to 88V
- Integrated 650V **1.6Ω/1Ω** GaN
- **Negative Current Sense** for Best GaN Driver
- **QR with 110kHz Limit**
- **Optimized Fsw in Light load for Lower Loss**
- **Optimized Gate Driver for Better EMI**
- Frequency Jitter for Better EMI
- Low Standby Power Consumption
- Protections: VDD OVP, VS OVP and UVP, Brown-in and Brown-out, CS Open Protection, OTP
- **HSOP-7 Package**

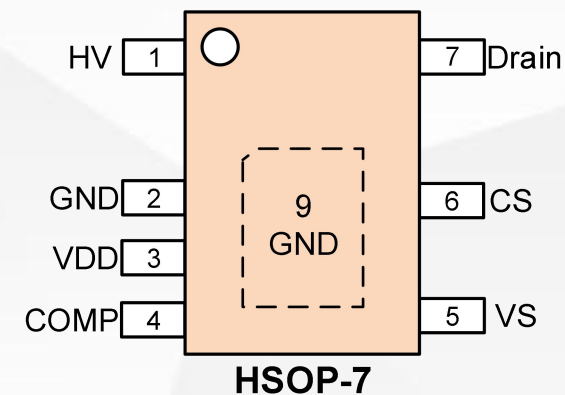
Application Field

- 18/20W PD/QC charger
- 18/20W Netcom Adapter

Benefits

- Compact System Design
- Small Transformer(Core and Bobbin)

Package & Pin-Out



Agenda

- JW15158B Introduction
- **Key Features**
- Application Note

Key Feature Comparison

	GaN solution for 20W	Si solution for 20W
Negative current sense	Yes	No
VDD max. operation voltage	up to 88V (无需额外LDO线路)	40V
Max. switching frequency	110kHz (更小的变压器, EE1310)	65kHz or 80kHz (EE1610)
Bom Cost	lower cost (更小的变压器/电容; 更少的外围)	higher cost
Coss and Ciss	~5pF (更小的开关损耗)	~100pF
Package	HSOP-7 with thermal pad (更好的散热)	SOP8/ASOP6 without thermal pad

Key Feature Comparison

- 1, 第三代半导体的光环, 高B格
- 2, 相同Rdson, 晶圆已经比SJ MOS便宜了, 正在向VD MOS逼近中.....

GaN

GaN的应用注意点

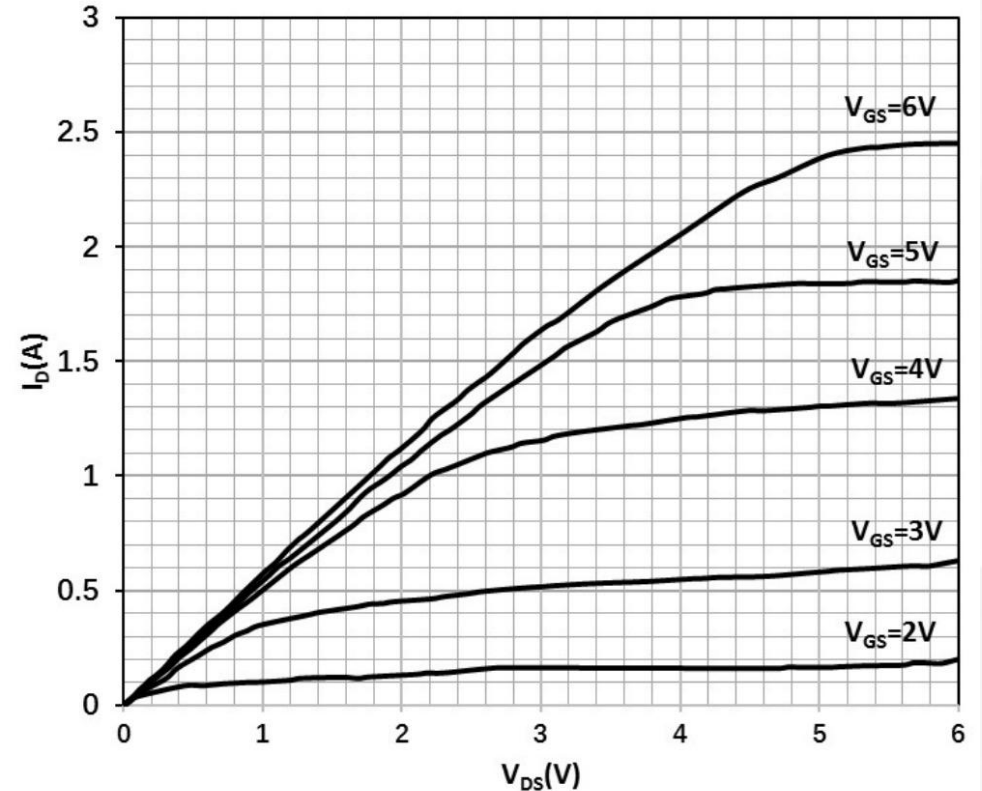
- 1, 饱和电流
 - a) 相同Rdson, 弱于SJ MOS, 远逊色于VD MOS。
 - b) 饱和电流大小, 和Vgs电压高低成正比。

- **Negative Current Sense** for Best GaN Driver

- 2, Coss and Ciss 小

- a) 驱动损耗小。
- b) 开关损耗 (交越损耗) 小。
- c) EMI差, 特别是辐射.....

- **Optimized Gate Driver for Better EMI**



Key Feature Comparison

3, 高频化, 减少磁性和容性器件的体积 (提高功率密度) 和成本 (挣钱才是硬道理)

a) 磁性元件的高频化是瓶颈。特别是针对Flyback这种 ΔB 比较大的拓扑。

频率高, 热 ---- 降低 ΔB ---- 增大 A_e ---- 体积是更小了? 更大了?

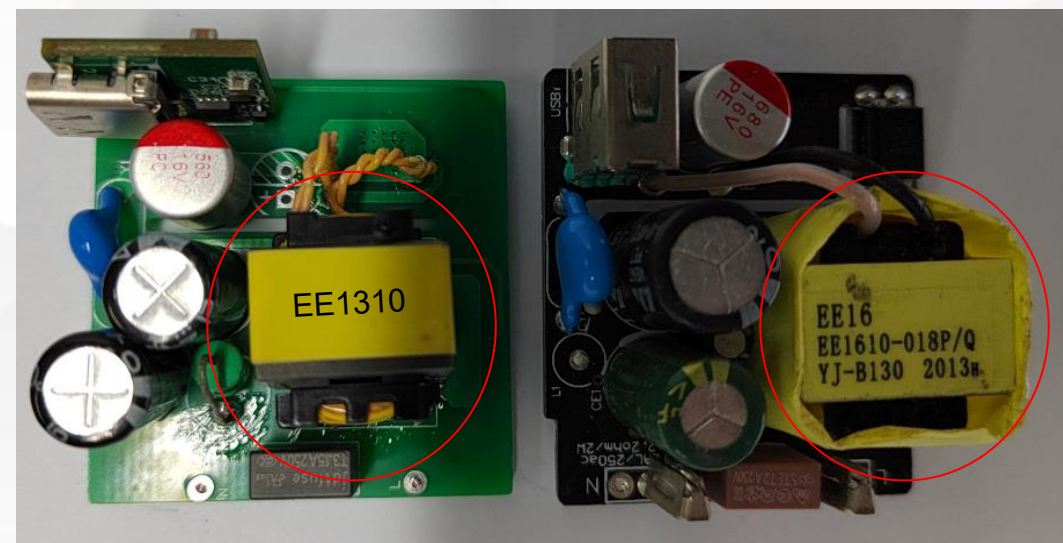
- QR with 110kHz Limit
- Optimized Fsw in Light load for Lower Loss

4, 封装不亲民

- HSOP等一系列露腿的封装广泛使用和推广
- SR也会同步导入

JW GaN solution

友商Si solution



Conclusion

- 1, 功率器件选型上, 配合驱动技术, 用到极致, 芯片本身做到最有竞争力。
- 2, 外围变压器, 通过控制方式的优化, 做到极致, 整体方案最有竞争力。
- 3, 更灵活的保护策略, 方便客户更极致化的控制输出功率。

内外兼修

Offline QR GaN Flyback Converter

Demo Board Pictures



规格	
输入电压	90Vac-264Vac 47-64Hz
输出电压/电流	5V/3A-9V/2.22A-12V/1.67A
输出功率	20W
PCBA尺寸 (长*宽*高)	36mm*37mm*16mm
变压器	EE1310
初级GaN	JW15158B
次级 SR	JW77156D

Agenda

- Typical Application
- Key Features
- **Application Note**

Application Note —CS pin

● R_{CS} 和 R_{LC} 参数选取步骤:

① 通过 R_{LC} 设定 R_{CS} 的峰值电流, 通常 R_{LC} 取 $5.1k$;

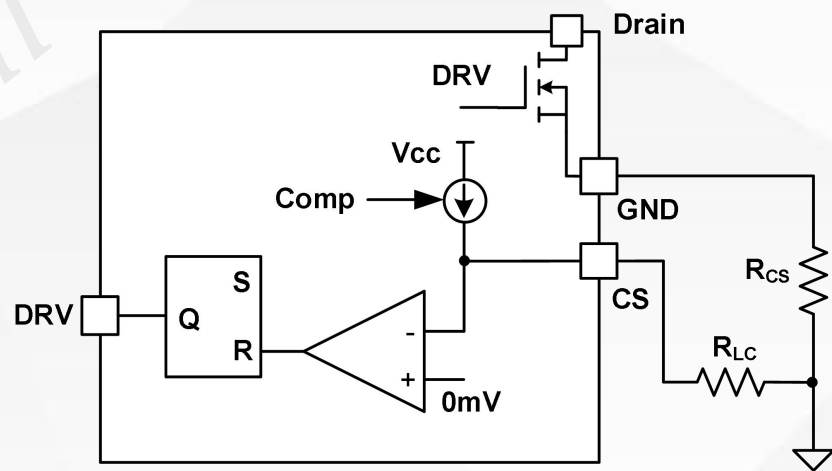
② 考虑 CS 关断阈值 V_{CS_TH} 影响, 结合①算出的 R_{CS} , 选取 R_{LC} 值:

$$I_{PK_MAX} = \frac{I_{CS_MAX} \cdot R_{LC} - V_{CS_TH}}{R_{CS}}$$

其中, 注意 I_{PK_MAX} 需要满足如下两个条件:

1) $I_{PK_MAX} < I_{SAT}$ 变压器饱和电流;

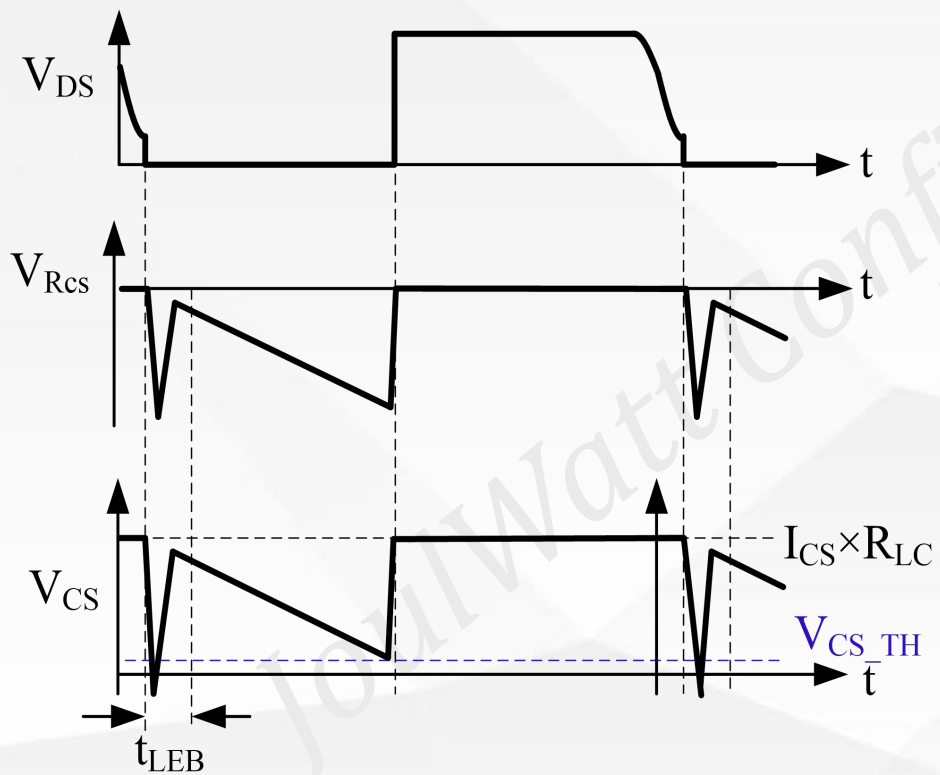
2) 满足最大输出功率需求的峰值电流, 避免输入低压满载输出时输出纹波超标。



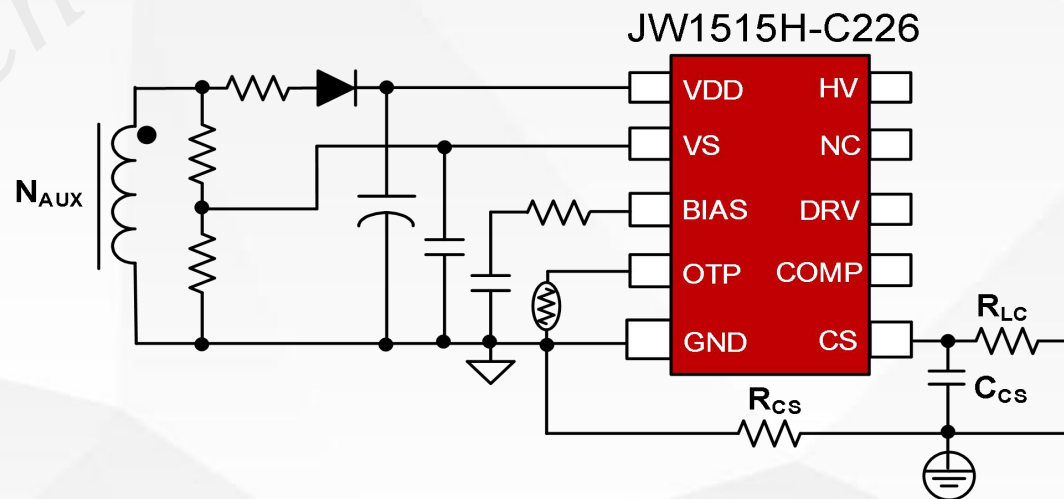
Note: CS pin对芯片地可接小电容滤波, 建议 $C_{CS} < 10pF$

Application Note —CS pin

- CS pin负电压采样



Negative Current Sense Waveforms



Application Note —VDD pin

● VDD pin相关参数设置:

① 匝比 ($N_{aux}:N_s$)

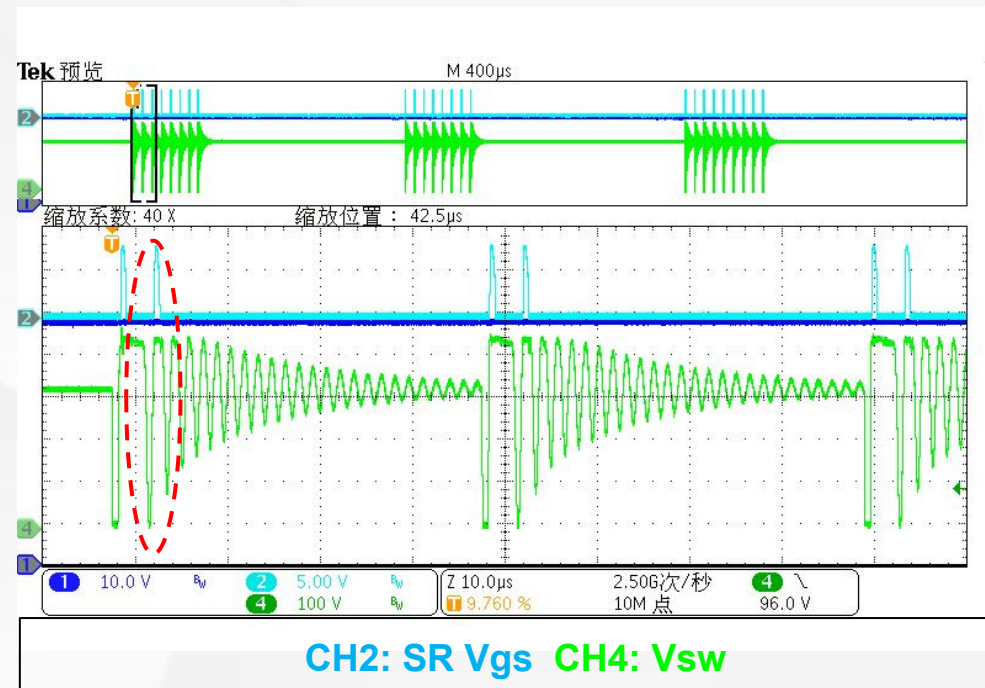
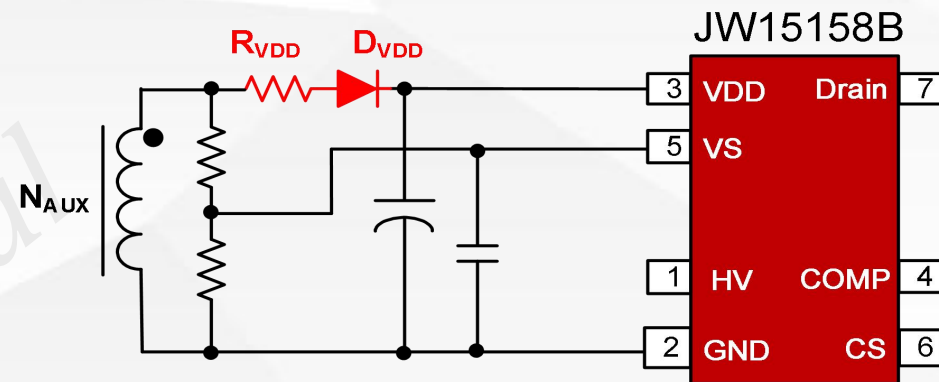
原则: 确保稳态下VDD电压在10V以上, 与 V_{DD_OFF} 留有足够裕量, 且保证小于 V_{DD_OVP} 。

② R_{VDD} 选型

为了调节VDD电压大小和优化EMI, 一般会串联电阻 R_{VDD} 或磁珠, 需注意该电阻或磁珠的存在会导致空载下VDD电压下降, 需根据实测情况调整取值。

③ D_{VDD} 选型

在保证正常工作VDD电压范围的前提下, 推荐选择快恢复二极管, 慢管影响空载和输出0.25W条件下功耗, 且输出高压轻载条件下DCM振荡幅度增大导致副边SR误导通, 如右侧波形所示。



Application Note —VS pin

- VS OVP参数设计:

- ① VS OVP阈值为3V，可考虑 $V_o=15V$ 时触发VS OVP保护;
- ② VS UVP阈值为0.5V，可考虑 $V_o=2.5V$ 时触发VS PUV保护;
- ③ 根据VS电压和 V_o 电压关系公式可以推导VS外部分压电阻比

例:

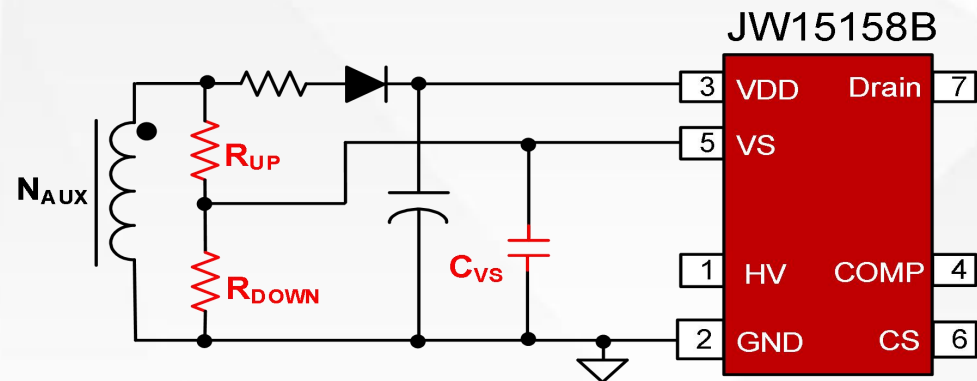
$$V_{VS} = V_o \cdot \frac{N_{AUX} \cdot R_{DOWN}}{N_S \cdot (R_{UP} + R_{DOWN})}$$

- ④ 芯片对VS外部分压电阻阻值没有强制要求，但是至少需要满足内部驱动Gate-on时，VS流出的电流小于 I_{VS_MAX} :

$$I_{VS} = \frac{V_{BUS} \cdot N_{AUX}}{N_P \cdot R_{UP}} < I_{VS_MAX}$$

Note:

VS pin 对地接可接电容优化谷底开通位置,以实际测试结果为准。



Thanks

JoulWatt Confidential